



2811

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Yoshida, et al.
Serial No.: 09/750,504
Filed: December 26, 2000
For: SEMICONDUCTOR LASER
DEVICE
Art Group Unit: 2811
Examiner: Sediquee, A
Attorney Docket: 6635-60104

**CERTIFICATE OF MAILING/TRANSMISSION
(37 C.F.R. § 1.8A)**

I hereby certify that this correspondence is, on the date shown below, being:

(X) deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to Assistant Director for Patents, Washington, D.C. 20231.

() transmitted by facsimile to the Patent and Trademark Office at
703/308-9051.

June 14, 2001

Date

Julie Cox

TRANSMITTAL LETTER OF PRIORITY DOCUMENT

Assistant Director for Patents
Washington, D.C. 20231

Sir:

Enclosed herewith is a certified copy of the priority document 2000 185109 for
the above-identified application.

Respectfully submitted,

David Schnapf

Registration No. 31,566

June 14, 2001
COUDERT BROTHERS
4 Embarcadero Center, Suite 3300
San Francisco, CA 94111
Telephone: (415) 986-1300
Telefax: (415) 986-0320

RECEIVED
JUN 25 2001
TC 2200 MAIL ROOM



日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 6月20日

出 願 番 号

Application Number:

特願2000-185109

出 願 人

Applicant (s):

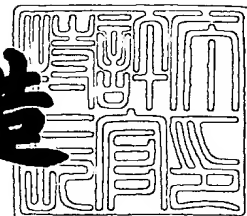
古河電気工業株式会社

RECEIVED
JUN 25 2001
TC 2800 MAIL ROOM

2000年 9月18日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3074172

17-10
102-578

【書類名】 特許願

【整理番号】 A00160

【提出日】 平成12年 6月20日

【あて先】 特許庁長官殿

【国際特許分類】 H01S 3/02

【発明者】

【住所又は居所】 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

【氏名】 吉田 順自

【発明者】

【住所又は居所】 東京都千代田区丸の内2丁目6番1号 古河電気工業株式会社内

【氏名】 築地 直樹

【特許出願人】

【識別番号】 000005290

【氏名又は名称】 古河電気工業株式会社

【代理人】

【識別番号】 100090022

【弁理士】

【氏名又は名称】 長門 侃二

【電話番号】 03-3459-7521

【手数料の表示】

【予納台帳番号】 007537

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体レーザ素子

【特許請求の範囲】

【請求項 1】 n 型半導体基板の上に、n 型下部クラッド層、下部光閉じ込め層、量子井戸構造の活性層、上部光閉じ込め層、p 型上部クラッド層、およびキャップ層がこの順序で形成されている半導体レーザ素子において、

前記 n 型下部クラッド層と前記下部光閉じ込め層の間には、ノンドープの半導体層が介装されていることを特徴とする半導体レーザ素子。

【請求項 2】 前記ノンドープ半導体層の厚みが 5 nm 以上である請求項 1 の半導体レーザ素子。

【請求項 3】 前記 n 型下部クラッド層の形成に用いる n 型ドーパントが Se である請求項 1 または 2 の半導体レーザ素子。

【請求項 4】 前記ノンドープ半導体層が、ノンドープ InP から成る単一層、バンドギャップ組成波長 λ_g が $0.92 \mu m \leq \lambda_g \leq 1.1 \mu m$ であるノンドープ GaInAsP から成る単一層、バンドギャップ組成波長 λ_g が $0.92 \mu m \leq \lambda_g \leq 1.1 \mu m$ であるノンドープ GaInAsP から成る組成傾斜層、またはバンドギャップ組成波長 λ_g が $0.92 \mu m \leq \lambda_g \leq 1.1 \mu m$ である組成範囲内にあるノンドープ GaInAsP の組成が異なる 2 種類を用いた GaInAsP 超格子層、もしくは歪み補償型超格子層で構成されている請求項 1 ～ 3 のいずれかの半導体レーザ素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体レーザ素子に関し、更に詳しくは、高出力動作においても長期信頼性が充分優れている半導体レーザ素子、とりわけ InP 系基板上に成長した GaInAsP 系の半導体レーザ素子に関する。

【0002】

【従来の技術】

量子井戸構造を活性層（発光領域）とする半導体レーザ素子は、バルク活性層

を有する半導体レーザ素子に比べて低いしきい値電流で発振し、高光出力化が可能である。

このレーザ素子は、図3で示したように、例えば半導体基板1の上に、半導体材料を用いた有機金属気相成長法（MOCVD法）により成長され、n型の下部クラッド層2、ノンドープの下部光閉じ込め層3、量子井戸構造の活性層4、ノンドープの上部光閉じ込め層5、p型の上部クラッド層6A、6B、およびp型のキャップ層7が順次積層された層構造を有している。そして、基板1の裏面にはn型電極（図示しない）、キャップ層7の上にはp型電極（図示しない）がそれぞれ形成されている。

【0003】

上記した層構造の形成時に用いる半導体材料の種類によっても異なるが、前記半導体材料が例えばGaInAsP／InP系の半導体材料である場合、n型下部クラッド層2の形成時に用いるn型ドーパントは通常SeやSであり、またp型上部クラッド層6A、6Bの形成時に用いるp型ドーパントとしては通常Znが用いられる。

【0004】

そして、下部光閉じ込め層3と上部光閉じ込め層5は、GRIN-SCH構造になっていて、十分な光閉じ込め効果を実現するとともに、電極から注入された電流は効率よく活性層4に注入されるので、低しきい値電流で発振し、かつ外部微量子効率が高い高光出力半導体レーザ素子を実現することができる。

このような半導体レーザ素子は、ペルチェ素子から成る冷却装置の上に配置された状態でパッケージ内に収容されてレーザモジュールに組み立てられ、それに光ファイバを光接続することにより、光通信システムの信号光源やエルビウムドープファイバ（EDFA）に代表される光ファイバ増幅器用励起光源として用いられる。

【0005】

【発明が解決しようとする課題】

ところで、近年、WDMシステム構築の急速な進展に伴い、それに組み込まれる光ファイバ増幅器用の光源であるレーザモジュールに対しては、光接続された

光ファイバの出力端における高光出力動作への要望が強まっている。そして、これに対応すべく、高光出力駆動が可能な半導体レーザ素子の開発研究が進められている。

【0006】

一方、有機金属気相成長（MOCVD）法で成長した図3で示す層構造を有するInP基板上のGaInAsP系の半導体レーザ素子において、高光出力動作のために駆動電流が年々増加しているが、これに伴い結晶性の劣化による出力低下が生じ、高光出力動作での長期信頼性が確保できないという問題がしばしば生じてきた。

【0007】

とくに、n型下部クラッド層2の形成時に用いるn型ドーパントがSeである場合には、上記した問題が生じやすい。

本発明は、図3で示した層構造を有する半導体レーザ素子における上記した問題を解決し、高光出力動作時における結晶性の劣化を抑制し、長期信頼性に優れた新規な半導体レーザ素子の提供を目的とする。

【0008】

【課題を解決するための手段】

本発明者らは、上記した問題、すなわち、高光出力動作時における結晶性の劣化に基づく信頼性への影響に関して次のような考察を行った。

(1) MOCVD法を用いた図3で示す積層構造の形成においては、各層はいずれもエピタキシャル結晶成長法で成膜されるわけであるが、ここで、n型下部クラッド層2と下部光閉じ込め層3の成膜に着目すると、次のような成膜操作が行われる。

【0009】

すなわち、n型ドーパント材料ガスおよび所定のIII族有機金属材料を用いたエピタキシャル結晶成長を行って、所定の装置内で、所定厚みのn型下部クラッド層2が基板1の上に成膜される。

そして、次に成膜する下部光閉じ込め層3との間で急峻なヘテロ界面を形成するために、一旦、III族有機金属材料およびn型ドーパント材料ガスの供給を絶

って成長中断を行ったのち、下部光閉じ込め層を成長するためのIII族有機金属材料のガスを装置内に供給して、下部光閉じ込め層（n側GRIN-SCH層）を成長し、n型下部クラッド層2とn側GRIN-SCH層との間にヘテロ界面を形成する。

【0010】

（2）しかしながら、上記した成膜操作において、装置内へのn型ドーパント材料の供給を絶つ操作を行っても、実際問題としては、n型ドーパントのメモリー効果により、n型下部クラッド層2の表面にはn型ドーパントとIII族原子の反応生成物が形成される。とくに、n型ドーパントがSeである場合は、上記したメモリー効果が顕著に発現し、例えば、n型下部クラッド層がInPから成る場合、 In_2Se_3 といったInとSeの化合物が表面層に形成される。

【0011】

（3）この状態で、次の下部光閉じ込め層3の成膜操作を行うと、形成された反応生成物による影響で、格子不整合に基づくミスフィット転位が下部光閉じ込め層3とのヘテロ界面に発生するものと考えられる。そして、この転位欠陥は、高光出力動作時の通電中に活性層4にまで成長して、非発光再結合中心として作用し、光出力の低下をもたらす原因となる。すなわち、成長中断時におけるn型ドーパントのメモリー効果が、高光出力動作時の長期信頼性の制限になると考えられる。

【0012】

（4）したがって、このn型ドーパントのメモリー効果の影響を抑制するような手段を、n型下部クラッド層と下部光閉じ込め層の間に講ずれば、上記した半導体レーザ素子の高光出力駆動性は高まるものと考えられる。

本発明者らは、上記した考察を踏まえて更に研究を重ねた結果、後述する層構造は前記した転位欠陥の発生を抑制する効果を発揮するとの事実を見出し、この知見に基づいて本発明の半導体レーザ素子を開発するに至った。

【0013】

すなわち、本発明の半導体レーザ素子は、n型半導体基板の上に、n型下部クラッド層、下部光閉じ込め層、量子井戸構造の活性層、上部光閉じ込め層、p型

上部クラッド層、およびキャップ層がこの順序で形成されている半導体レーザ素子において、前記n型下部クラッド層と前記下部光閉じ込め層の間には、ノンドープの半導体層が介装されていることを特徴とする。

【0014】

とくに、前記n型下部クラッド層がSeドープn型クラッド層であり、前記ノンドープ半導体層の厚みが5nm以上であり、また、前記ノンドープ半導体層が、ノンドープInPから成る単一層、バンドギャップ組成波長 λ_g が $0.92\mu\text{m} \leq \lambda_g \leq 1.1\mu\text{m}$ であるノンドープGaInAsPから成る単一層、バンドギャップ組成波長 λ_g が $0.92\mu\text{m} \leq \lambda_g \leq 1.1\mu\text{m}$ であるノンドープGaInAsPから成る組成傾斜層、またはバンドギャップ組成波長 λ_g が $0.92\mu\text{m} \leq \lambda_g \leq 1.1\mu\text{m}$ である組成範囲内にあるノンドープGaInAsPの組成が異なる2種類を用いたGaInAsP超格子層、もしくは歪み補償型超格子層のいずれかである半導体レーザ素子が提供される。

【0015】

【発明の実施の形態】

本発明のレーザ素子の基本的な層構造を図1に示す。この層構造は、n型下部クラッド層2と下部光閉じ込め層3の間に、後述するノンドープ半導体層8がスペーサ層として介装されていることを除いては、図3で示した従来構造と同じである。

【0016】

なお、これらの層は、いずれも、例えばMOCVD法、ガスソースMBE法、MBE法、CBE法などの公知のエピタキシャル結晶成長法で形成される。

また、これらの層を構成する半導体材料の組み合わせは、格別限定されるものではなく、用いる基板材料との関係で適宜に選択される。

例えば、基板1がn型InPから成る場合、n型下部クラッド層2としてはSeドープn型InP、ノンドープ半導体層8としてはノンドープInP、下部光閉じ込め層3および上部光閉じ込め層5としてはノンドープのGaInAsPから成るGRIN-SCH層、活性層としてはGaInAsP量子井戸層とGaInAsP障壁層から成る井戸数1～5個の量子井戸構造、ノンドープ半導体層と

してはノンドープ InP 、 p 型上部クラッド層 6A、6B としては Zn ドープ InP 、そしてキャップ層 7 としては p 型 GaInAsP 層で構成される。更に、量子井戸構造としては 0.8～1.5% の圧縮歪み構造にすると光出力を高めることができ、好適である。

【0017】

上記した層構造において、ノンドープ半導体層 8 は、成長中断時のメモリー効果による n 型ドーパントの n 型下部クラッド層 2 の表面における堆積を抑制する。そのことによって、次に成膜されるノンドープの下部光閉じ込め層 3 とのヘテロ界面における転位欠陥の発生を抑制するという機能を発揮する。

このようなノンドープ半導体層 8 としては、前記したノンドープ InP 層の外に、基板 1 が n 型 InP 基板である場合、次のような材料で構成することができる。

【0018】

例えば、バンドギャップ組成波長 (λ_g) が 0.92～1.1 μm の範囲内にあるノンドープ GaInAsP 層である。また、この GaInAsP 層は、単一組成の層になっていても良いが、組成が傾斜的に変化する複数の層（組成傾斜層）を積層して形成されていてもよい。

また、上記した組成範囲内にあり、かつ組成が異なる 2 種類の GaInAsP を用いた超格子または歪み補償超格子のような超格子構造の層も採用することができる。

【0019】

このノンドープ半導体 8 の厚みは、5 nm 以上の範囲内に設定されることが好ましい。この厚みが 5 nm より薄くなると、 n 型ドーパントのメモリー効果の影響を封殺してヘテロ界面における転位欠陥の発生を抑制する機能が減退し、高光出力動作時の信頼性確保の点で難が生ずるからである。

【0020】

【実施例】

1480 nm の波長帯域で発振し、図 1 で示した層構造を有する半導体レーザ素子を次のようにして製造した。

n型InPから成る基板1の(100)面に、MOCVD法で、Seドープn型InP (Seのドーピング濃度： $1 \times 10^{18} \text{cm}^{-3}$) から成る厚み1 μm のn型下部クラッド層2を成膜した。

【0021】

ついでノンドープInPのエピタキシャル結晶成長を行ってノンドープInP層をノンドープ半導体層8として成膜した。このとき、ノンドープInP層として、厚みを3nm, 5nm, 10nm, 20nm, 500nmと変化させ、5種類の層構造を形成した。

ついで、ノンドープInGaAsP ($\lambda_g = 1.05 \mu\text{m}$ と $\lambda_g = 1.15 \mu\text{m}$ の2層) から成る厚み40nmの下部光閉じ込め層3を成膜し、更にその上に後述する活性層4、ノンドープInGaAsP ($\lambda_g = 1.05 \mu\text{m}$ と $\lambda_g = 1.15 \mu\text{m}$ の2層) から成る厚み40nmの上部光閉じ込め層5を順次成膜した。

【0022】

ここで、活性層4は、1%圧縮歪みGaInAsPから成る厚み3nmの量子井戸層とバンドギャップ組成波長 λ_g が1.15 μm のGaInAsPから成る厚み9nmの障壁層とで構成され、井戸数は4個になっている。

更に、ZnドープInP (Znのドーピング濃度： $7 \times 10^{17} \text{cm}^{-3}$) から成る厚さ0.5 μm のp型上部クラッド層6Aを成長した。ついで、得られた層構造に対し、フォトリソグラフィーとウェットエッチングを行い、メサ構造を形成したのち、その側部にp型InPおよびn型InPから成る電流ブロッキング層をMOCVD法による再成長で形成した。

【0023】

ついで、上記した上部光閉じ込め層6Aの上に、ZnドープInP (Znのドーピング濃度： $7 \times 10^{17} \text{cm}^{-3}$) から成る厚み3 μm のZnドープ上部クラッド層6B、p型GaInAsPから成る厚み0.5 μm のキャップ層7を順次成膜した。

比較のために、ノンドープInP層8を形成しない場合についても同様の層構造、すなわち図3で示した層構造を形成した。

【0024】

この過程で、n型InP下部クラッド層2と下部光閉じ込め層3の界面における急峻性を高めるために、20秒の成長中断を行い、III族有機金属材料とn型ドーパントであるSeの供給を絶った。

ついで、キャップ層7の上にTi/Pt/Auから成るp型電極を形成し、基板1の裏面を研磨して全体の厚みを100 μ m程度にしたのち、その研磨面にAu-Ge/Ni/Auから成るn型電極を形成した。

【0025】

その後、全体を劈開して共振器長を1000 μ mとし、前端面に反射率5%の低反射膜を、後端面に反射率98%の高反射膜を成膜してノンドープInP層8の厚みが異なっている各種レーザ素子をそれぞれ25個製造した。

各種類のレーザ素子につき、n型InP層（ノンドープ半導体層）8とノンドープInGaAsP層（下部光閉じ込め層）3とのヘテロ界面における転位欠陥の有無をTEM（透過電子顕微鏡）を用いて素子の断面を観察した。各レーザ素子において転位欠陥が発生しているレーザ素子の個数をノンドープInP層の厚みとの関係で表1に、またその発生率（%）をノンドープInP層の厚みとの関係図として図2に示した。

【0026】

【表1】

	ノンドープInP 層の厚み (nm)	転位欠陥が観察された レーザ素子の個数(個)	転位欠陥の発生率 (%：基礎数は25個)
比較例	0	4	16
実施例1	3	2	8
実施例2	5	1	4
実施例3	10	0	0
実施例4	20	0	0
実施例5	500	0	0

【0027】

表1と図2から明らかなように、n型下部クラッド層と下部光閉じ込め層の間にノンドープ半導体層を介在させるとヘテロ界面における転位欠陥は激減している。とくに、厚みを10nm以上にすると、転位欠陥は全く発生しなくなっている

ついで、各レーザ素子の構造につき、各構造 15 個ずつ、長期信頼性試験に投入し、60℃における最大光出力の 8 割の出力値での駆動電流の変化を調べた。そして、10000 時間駆動時における駆動電流の増加分を比較したところ、比較例構造では、駆動電流が 8 % 程度上昇した素子の数は 5 個であった。

【0028】

これに対し、実施例 1, 2 の場合は、駆動電流が 5 % 増加した素子の数はそれぞれ、3 個、1 個であった。更に、実施例 3 ~ 5 の場合は、試験に投入した素子の全ては、10000 時間の駆動時における駆動電流の増加分が 2 % であった。

以上のことから明らかなように、ノンドープ半導体層を挿入した実施例では、比較例と対比して、n 型 InP 下部クラッド層と n 型 GRIN-SCH 層の間の転位が激減するだけでなく、長期信頼性試験においても劣化率の絶対値を低減する効果があることを確認することができた。

【0029】

なお、以上の説明は GaInAsP / InP 系の場合について行ったが、本発明では、更に、AlGaAsP / GaAs 系、InGaAsP / GaAs 系の場合についても同様の効果が得られる。

【0030】

【発明の効果】

以上の説明で明らかなように、本発明の半導体レーザ素子は、従来のレーザ素子と比べて、n 型ドーパントのメモリー効果の影響が抑制されることにより、n 型下部クラッド層と下部光閉じ込め層とのヘテロ界面の転位欠陥の発生が抑制され、半導体層構造の結晶劣化が防止されていて、高光出力駆動を安定して実現することができる。したがって、本発明のレーザ素子は、光ファイバ増幅器用励起光源として有用であり、また、ファイバブラッググレーティングと結合したラマン増幅器のように W 級の励起光強度が要求されるシステムの光源としてその工業的価値は大である。

【図面の簡単な説明】

【図 1】

本発明の半導体レーザ素子の基本的な層構造を示す断面図である。

【図 2】

ヘテロ界面における転位欠陥の発生率とノンドーピング InP 層の厚みとの関係を示すグラフである。

【図 3】

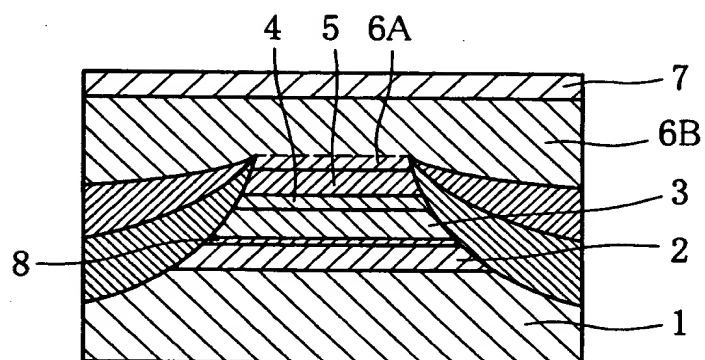
従来の半導体レーザ素子の層構造を示す断面図である。

【符号の説明】

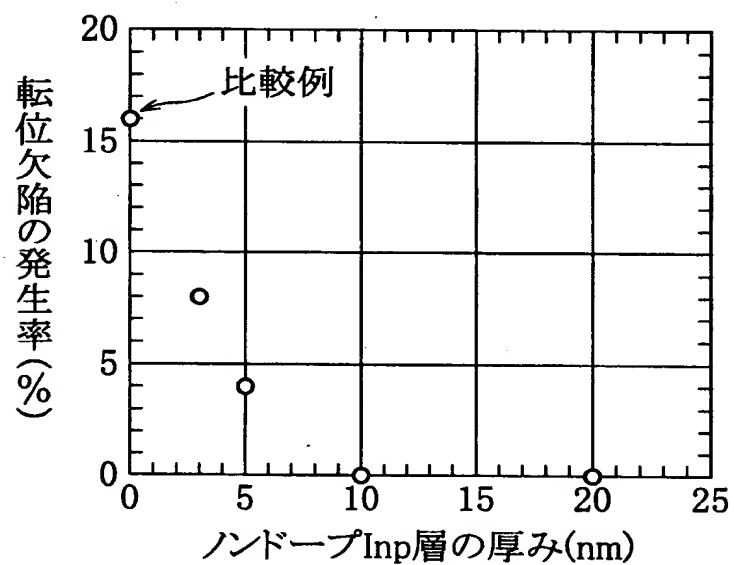
- | | |
|----------|---------------|
| 1 | n 型半導体基板 |
| 2 | n 型下部クラッド層 |
| 3 | 下部光閉じ込め層 |
| 4 | 活性層 |
| 5 | 上部光閉じ込め層 |
| 6 A, 6 B | Zn ドープ上部クラッド層 |
| 7 | キャップ層 |
| 8 | ノンドーピング半導体層 |

【書類名】 図面

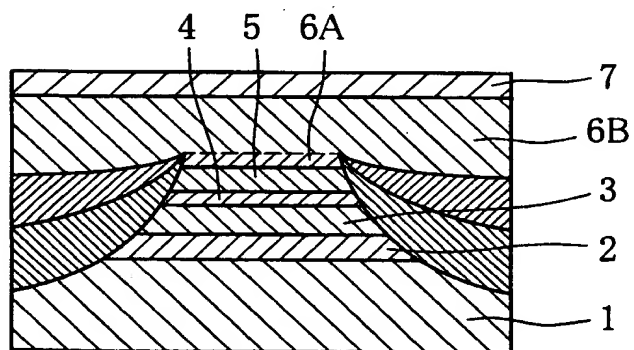
【図1】



【図2】



【図3】



【書類名】 要約書

【要約】

【課題】 高光出力駆動を安定して行うことができる半導体レーザ素子を提供する。

【解決手段】 n型半導体基板1の上に、n型下部クラッド層2、下部光閉じ込め層3、量子井戸構造の活性層4、上部光閉じ込め層5、Znドープp型上部クラッド層6A、6B、およびキャップ層7がこの順序で形成されている半導体レーザ素子において、n型下部クラッド層2と下部光閉じ込め層3の間には、厚みが5～20nmであるノンドープの半導体層8、とりわけノンドープInP層が介装されている半導体レーザ素子。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000005290]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 東京都千代田区丸の内2丁目6番1号

氏 名 古河電気工業株式会社